



## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-050715

(43)Date of publication of application : 20.02.1998

(51)Int.Cl.

H01L 21/322  
// H01L 21/205

(21)Application number : 08-216583 (71)Applicant : SUMITOMO SITIX CORP

(22)Date of filing : 29.07.1996 (72)Inventor : FUJIKAWA TAKASHI

## (54) SILICON WAFER AND MANUFACTURE THEREOF

## (57)Abstract:

PROBLEM TO BE SOLVED: To obtain a produce having an improved getting power against various contamination in the device process, without applying any treatment to provide the EG effect by forming an epitaxial film on the surface of a wafer having an oxygen carbon concns. within specified ranges to simplify the process.

SOLUTION: A wafer made of a single crystal grown by the CZ method has an O concn. of  $12\text{-}27 \times 10^{17}$  atoms/cm<sup>3</sup> and C concn. of  $0.5\text{-}32 \times 10^{16}$  atoms/cm<sup>3</sup>. An epitaxial layer is formed on wafer surface which is not processed at all for providing the EG effect.

When, e.g. a Si single crystal ingot is pulled up at the O and C concns. controlled in a predetermined ranges by the CZ method and sliced into Si wafers. Each or one side of the wafer is polished into a mirror surface, without applying any process for providing the EG effect, and epitaxial layer is formed by the chemical vapor deposition on a predetermined surface.

## LEGAL STATUS

[Date of request for examination] 29.10.1997

[Date of sending the examiner's decision of rejection] 22.03.2001

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

1201

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平10-50715

(43)公開日 平成10年(1998)2月20日

(51)Int.Cl. <sup>8</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 21/322			H 0 1 L 21/322	Y
// H 0 1 L 21/205			21/205	

審査請求 有 請求項の数 4 F D (全 12 頁)

(21)出願番号 特願平8-216583

(22)出願日 平成8年(1996)7月29日

(71)出願人 000205351

住友シチックス株式会社

兵庫県尼崎市東浜町1番地

(72)発明者 藤川 孝

佐賀県杵島郡江北町大字上小田2201番地

住友シチックス株式会社内

(74)代理人 弁理士 押田 良久

(54)【発明の名称】 シリコンウェーハとその製造方法

(57)【要約】

【課題】 エピ・ウェーハの低コスト化を図るために工程をできるだけ簡素化して、ウェーハに切り出し成形後のEG効果が期待できる処理を一切施すことなく、ウェーハのデバイスプロセスにおける種々の汚染に対するゲッタリング能を向上させたエピ・ウェーハ並びにその製造方法の提供。

【解決手段】 酸素濃度を比較的高く、かつ意図的に炭素濃度を高くするようにCZ法にて育成されたシリコン単結晶は、EG処理を施すことなく、ウェーハ自体に優れたゲッタリング能が発揮される。

# 【特許請求の範囲】

【請求項1】 CZ法にて育成されたシリコン単結晶であり、酸素濃度が $1.2 \sim 2.7 \times 10^{17} \text{ atoms/cm}^3$ 、炭素濃度が $0.5 \sim 3.2 \times 10^{16} \text{ atoms/cm}^3$ の各範囲にあり、EG効果が期待できる処理が全く施されていないウェーハの表面にエピタキシャル膜が成膜されたシリコンウェーハ。

【請求項2】 請求項1において、ウェーハの片面又は両面が鏡面研磨されたウェーハの表面にエピタキシャル膜を成膜したシリコンウェーハ。

【請求項3】 請求項1または請求項2において、シリコン単結晶がボロンまたはリンドーパされたシリコンウェーハ。

【請求項4】 CZ法にて引き上げ時に、シリコン単結晶内の酸素濃度を $1.2 \sim 2.7 \times 10^{17} \text{ atoms/cm}^3$ 、炭素濃度を $0.5 \sim 3.2 \times 10^{16} \text{ atoms/cm}^3$ の各範囲に制御して引き上げたシリコン単結晶インゴットより、シリコンウェーハに切り出し成形後、EG効果が期待できる処理を施すことなく、ウェーハの片面又は両面を鏡面研磨し、さらに、所定表面に気相成長法にてエピタキシャル膜を成膜するシリコンウェーハの製造方法。

# 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】この発明は、LSIやVLSIデバイス等の製造に供され、所定表面に気相成長させたエピタキシャル膜を有するシリコンウェーハ（以下、エピ・ウェーハという）の改良に係り、チョクラルスキー法もしくはマグネティックチョクラルスキー法（以下CZ法という）によりシリコン単結晶を引き上げる際に、単結晶中の酸素濃度を所定範囲に制御すると同時に、炭素濃度を $0.5 \sim 3.2 \times 10^{16} \text{ atoms/cm}^3$ の範囲に高く制御して引き上げたシリコン単結晶インゴットより切り出されてウェーハ加工し、その後鏡面研磨し、エピタキシャル成膜を施して製造することにより、LSIやVLSI等デバイス製造プロセスにおける様々な熱処理中に受ける種々の汚染をウェーハ内部で捕獲することができ、ウェーハに切り出し成形後のEG（Extrinsic-Gettering）効果が期待できる処理を一切施すことなく、ウェーハのゲッタリング能の向上させたシリコンウェーハとその製造方法に関する。

## 【0002】

【従来の技術】LSI、VLSI等のデバイス素子の製造には、一般にCZ法により育成されたシリコン単結晶インゴットから切り出されたシリコンウェーハがその基板として主に用いられている。近年、半導体デバイスはデバイスチップの高性能化、デバイス構造の微細化等に伴う集積度の増大が著しく、デバイスの高付加価値化が急速に進んでおり、それに伴い製造コストも急増してい

る。

【0003】かかる状況下でデバイス最終製品の歩留まりを向上させることが今まで以上に強く求められてきている。一方、デバイスウェーハの基板であるシリコンウェーハに対しても高集積化されたデバイスに対応し得るだけの高品質な結晶性・電気的特性を有することは勿論、それと共に低コストなシリコンウェーハの供給が急務となっている。

【0004】従来、上記用途に多用されていたシリコンウェーハは、CZ法により引き上げたシリコン単結晶インゴットより切り出されてウェーハ加工された後、裏面にEG効果を期待できるEG処理、例えば、PBS（Poly-Back Seal）、BSD（Backside-Damage）、エキシマレーザ等の処理を施した後、表側のみを鏡面加工したウェーハが一般的であった。

【0005】低コスト化の課題を解決するためのひとつの方法、すなわち、省工程化する方法として、ウェーハ加工方法を従来のEG処理有り片面鏡面ウェーハから、EG処理なしでウェーハの表と裏の両面を鏡面加工する、所謂、EG処理なし両面鏡面ウェーハとすることが種々検討されている。

【0006】すなわち、従来のEG処理有り片面鏡面ウェーハに比べると、デバイスプロセス工程での種々の汚染を捕獲させるためにウェーハ裏面に、例えば、SiO<sub>2</sub>低液の噴射によってダメージを付けるBSD方法やPBS成長による裏面EG処理工程が省略できること、また、ウェーハ表側のみを鏡面加工する場合に比べて両面鏡面研磨加工の方が、その加工を実施するに必要ないくつかの前準備工程が省略でき、その結果、生産加工コストの低減が可能となる大きなコストメリットが得られている。また同時に、片面鏡面ウェーハに比べ両面鏡面ウェーハの方が反りやフラットネス等の精度面においても高精度な平坦度が得られるとのメリットも生じてくる。

【0007】同様に、低コストなウェーハを作製するためのもうひとつの方法として、従来のEG処理有り片面鏡面ウェーハに対して、ウェーハ裏面に何らEG処理加工を施さないEG処理なし片面鏡面ウェーハに仕上げる方法がある。すなわち、デバイス素子として使用しないウェーハの裏面についてはEG処理を何ら施さないエッチド（エッチ面仕上げ）ウェーハとするとによって両面鏡面ウェーハ同様に、BSD処理工程を省略することができる。

【0008】一方、高集積、高性能なデバイスが作製されるにあたり、デバイスの信頼性や歩留まり等に影響を及ぼす、電気的な活性領域にあたるウェーハ表面及び表面近傍層の結晶品質特性や電気的品質特性については、高い完全性が求められている。特に、今後需要の急増が見込まれる所謂パソコンやゲーム機器に代表される高性能、高集積化されたD-RAM半導体素子向けウェーハ

の場合、ウェーハ表面及び表面近傍の更なる完全性が要求されている。

【0009】この課題を解決するための代表的な方法として、シリコン単結晶を引き上げる際にウェーハ中に取り込まれる酸素濃度 $O_i$ の低減化、一例として $O_i = 1.4 \sim 1.6 \times 10^{17} \text{ atoms/cm}^3$ の規格を $O_i = 9 \sim 1.1 \times 10^{17} \text{ atoms/cm}^3$ に変更すると共に、シリコン単結晶を引き上げる際にカーボン坩堝やカーボンヒータ及びその他の周辺付設部材の材質として用いられている不純物元素であるカーボンがこのシリコン単結晶中に極力混入しないように、可能な限りの $C_s$ の低減化、例えば、炭素濃度 $C_s = 0.1 \times 10^{16} \text{ atoms/cm}^3$ 以下となるように、シリコンウェーハの高純度化並びに完全性の向上に対処してきた。

【0010】昨今、デバイスの高集積度化が進むにつれて、この炭素濃度 $C_s$ 低減化対策が非常に重要視されており、酸素濃度 $O_i$ 及び炭素濃度 $C_s$ を低く抑制させることによって表面完全性を向上させ、強いてはデバイス不良の原因となる表面及び表面近傍に存在するBMD (Bulk-micro-defects) 及びそれに伴って発生する二次欠陥、例えばOSF (Oxidation-Induced-Stacking Fault) 等の発生量を抑制させる方法が提案されている。

【0011】

【発明が解決しようとする課題】しかしながら、従来からのかかる酸素並びに炭素濃度の低減化による方法のみでは、今後の更なる高集積、微細化されるデバイス構造に対して対応できなくなることが十分予測される。そこで、最近ではエピ・ウェーハがD-RAM等半導体用ウェーハとして多く用いられる傾向にある。

【0012】すなわち、エピ・ウェーハの場合、エピタキシャル層中には酸素が、例えば $0.1 \times 10^{17} \text{ atoms/cm}^3$ 未満 (SIMSによる測定) 程度とほとんど存在しないためにデバイス特性に悪影響を及ぼすBMD等の欠陥が発生できる状況になく、エピタキシャル層内中における結晶の完全性が極めて高い。また、デバイス特性を左右する、例えば酸化膜耐圧特性のような電気的特性評価についても、エピタキシャル層無しの状態に比べ大幅に電気的特性、例えば酸化膜耐圧特性値が向上することが一般的に知られている。

【0013】しかしながら、前述のごとく、低コスト化を意識したEG処理無しウェーハ、すなわち両面鏡面ウェーハや裏面エッチドウェーハを基板として用いて作製されたエピ・ウェーハがデバイスプロセスに投入され、高歩留まりな良品率Yieldを得るには何らかの方法によって汚染を捕獲させるゲッタリング能を持たせてやっておく必要がある。

【0014】すなわち、シリコンメーカー同様にデバイスメーカーにおいても製造プロセスの高純度化、高纯净度化に取り組んでおり、以前に比べるとかなりプロセス

内の清浄度は改善されて来ているものの、しかしながらデバイス製造プロセス中では様々な雰囲気ガスを用いた各種の熱処理が施されているために必然的に種々の汚染元素があるレベル生じてしまう。そのために、これらの汚染元素を素子活性領域であるウェーハ表面及び表面近傍層以外の領域にゲッタリングさせ得る機能が必要となってくる。

【0015】一般的には、前述のごときエピ・ウェーハの裏面にEG処理加工をウェーハ作製工程において事前に施しておき、デバイスプロセス工程内において汚染が生じた場合のゲッタリング能としている。ところが、生産コストの低減化を実現させるには、前述のように裏面EG処理加工を省略させる必要がある。しかし当然のことながら、EG処理加工を省略した場合、デバイスプロセス工程内で発生する汚染に対するゲッタリング能がなくなってしまう。

【0016】例えば、ウェーハ中に高濃度にB (ボロン) を含む低抵抗品の場合、このBがゲッタリング能としての機能を持っており、例えば、Fe (鉄) に対してはFeとBのペア (Fe-B) を作る作用があり、これによってゲッタリングできる働きを持ち合わせている。しかしながら、高濃度、例えば $1 \times 10^{12} \text{ atoms/cm}^2$ のNi (ニッケル) やCu (銅) 等の汚染元素に対してはFe-Bのような作用はなく、ゲッタリング能不足が生じ、その結果、デバイス特性の劣化を生じ、デバイス歩留まりを低下させてしまうという不具合があった。

【0017】同様に、例えば、ウェーハ中にP (リン) やBを含む通常抵抗品 (数～数十 $\Omega \cdot \text{cm}$ ) の場合において、エピタキシャル成長を施すことによりウェーハ内部に存在していたBMDなどの酸素析出物が激減してしまう、例えば、基板酸素濃度 $1.5 \times 10^{17} \text{ atoms/cm}^3$ の試料の場合、デバイスプロセス相当のシミュレーション熱処理後に $10^{10} \text{ pieces/cm}^3$ のBMD密度を有する基板がエピタキシャル成長によって、 $10^4 \text{ pieces/cm}^3$ 以下になるなど、ゲッタリング能不足が生じてしまう不具合もあり、特に、低温デバイスプロセスにおいてこの傾向が著しい。

【0018】この発明は、エピ・ウェーハの低コスト化を図るために工程をできるだけ簡素化して、ウェーハに切り出し成形後のEG効果が期待できる処理を一切施すことなく、ウェーハのデバイスプロセスにおける種々の汚染に対するゲッタリング能の向上させたエピ・ウェーハ並びにその製造方法の提供を目的としている。

【0019】

【課題を解決するための手段】発明者は、ウェーハに切り出し成形後のEG効果が期待できる処理を一切施すことなく、ウェーハのゲッタリング能の向上させ得る方法を目的に、引き上げたままのシリコンウェーハ自体にゲッタリング能の付与することを検討した結果、酸素濃度

を比較的高く、かつ意図的に炭素濃度を高くするようにCZ法にて育成されたシリコン単結晶は、EG処理を施すことなく、ウェーハ自体に優れたゲッターリング能が発揮されることを知見し、この発明を完成した。

【0020】詳述すると、一般に、CZ法によって育成されたシリコン単結晶中には汚染のゲッターリング能となりうる酸素析出核が多く点在している。この酸素析出核はシリコン単結晶が育成される課程において導入されるものであるが、含有酸素が多いほど酸素析出核も多く点在している。一方、炭素についてもそのメカニズムについては今のところ明確とはなっていないが、酸素析出を助長させ得る、所謂触媒効果・促進作用を持っており、炭素濃度が多いほどより大きな酸素析出助長効果が得られ、CZ法にて単結晶シリコンを育成する際に、酸素濃度を比較的高く、かつ意図的に炭素濃度を高くするように制御しながら引き上げられたシリコン単結晶を用いて、EG処理加工が何ら施されていない両面鏡面ウェーハもしくは片面鏡面ウェーハにエピタキシャル膜を成長させ、エピ・ウェーハを製造することにより、低コストで高精度な平坦度が得られ、かつ、デバイスプロセスにおける種々の汚染に対するゲッターリング能をも併せ持つエピ・ウェーハを実現することができた。

【0021】すなわち、この発明は、CZ法にて育成されたシリコン単結晶であり、酸素濃度 $O_i$ が $12 \sim 27 \times 10^{17} \text{ atoms/cm}^3$ 、炭素濃度(Cs)が $0.5 \sim 32 \times 10^{16} \text{ atoms/cm}^3$ の各範囲にあり、EG効果が期待できる処理が全く施されていないウェーハの表面にエピタキシャル膜が成膜されたシリコンウェーハである。

【0022】また、この発明は、CZ法にて引き上げ時に、シリコン単結晶内の酸素濃度 $O_i$ を $12 \sim 27 \times 10^{17} \text{ atoms/cm}^3$ 、炭素濃度(Cs)を $0.5 \sim 32 \times 10^{16} \text{ atoms/cm}^3$ の各範囲に制御して引き上げたシリコン単結晶インゴットより、シリコンウェーハに切り出し成形し、その後、EG効果が期待できる処理を施すことなく、ウェーハの片面又は両面を鏡面研磨し、さらに、所定表面に気相成長法にてエピタキシャル膜を成膜することにより、EG処理がなくエピタキシャル成膜されたウェーハを得るシリコンウェーハの製造方法である。

【0023】

【発明の実施の形態】この発明において、対象とするシリコン単結晶は、公知のCZ法にて育成されたものであり、またこの発明は、EG効果が期待できる処理が全く施されていないことを特徴しており、引き上げ育成時に公知の制御方法にて酸素濃度 $O_i$ を $12 \sim 27 \times 10^{17} \text{ atoms/cm}^3$ の範囲に制御し、同時に純炭素を添加することにより炭素濃度(Cs)を $0.5 \sim 32 \times 10^{16} \text{ atoms/cm}^3$ の範囲に制御することにより、ウェーハに切り出し成形後のEG効果が期待できる処理

を一切施すことなく、片面あるいは両面に研磨を施しエピタキシャル膜が成膜されたウェーハのゲッターリング能の向上させることを特徴としている。

【0024】従って、対象とするシリコン単結晶には、EG効果が期待できる処理を一切施すことはないが、以下の実施例に示すごとく、BドーピングによりFe-Bペア形成させるゲッターリング等のイントリンシックゲッターリング(IG)方法を併用することは、重金属ゲッターリング能を向上させるため好ましく、また、Bドーピングと同様にPドーピングを施したシリコン単結晶においても同様のこの発明の作用効果を奏することを確認した。

【0025】この発明は、ウェーハのデバイスプロセスにおける種々の汚染に対するゲッターリング能の向上させ、ウェーハに切り出し成形後のEG効果が期待できる処理を一切施すことなく、工程をできるだけ簡素化してウェーハを低コストで提供することを目的としているが、高集積度デバイスのプロセスに供するために所要面にエピタキシャル成長による成膜を行うエピ・ウェーハを提供するもので、所定の平坦度を得るため公知のエッチングあるいは鏡面研磨を施した裏面エッチドウェーハ、片面鏡面ウェーハ、両面鏡面ウェーハによるエピ・ウェーハとして提供し、両面鏡面ウェーハにあっては極めて高精度な平坦度を実現できる。

【0026】この発明において、前述したように酸素濃度 $O_i$ と炭素濃度Csを増加させることは、BMD等の発生を促すためであり、言い換えれば表面及び表面近傍の完全性を劣化させることでもある。しかしながら、エピタキシャル成長処理工程中における高温下でのF2雰囲気によって、ウェーハ表面から数 $\mu\text{m}$ の領域ではこれらのBMDを消滅させる作用が得られるために表面及び表面近傍の完全性の劣化は防止されている。

【0027】この発明において、酸素濃度 $O_i$ については、 $12 \sim 27 \times 10^{17} \text{ atoms/cm}^3$ に範囲を限定する。酸素濃度 $O_i$   $10.5 \times 10^{17} \text{ atoms/cm}^3$ 近辺でも炭素濃度Csの含有量との組み合わせによってはゲッターリング効果を示すウェーハも存在することを確認したが、確実性及び再現安定性も考慮して $12 \times 10^{17} \text{ atoms/cm}^3$ 以上とし、上限は、シリコン単結晶中に取り込み得る最大値である $27 \times 10^{17} \text{ atoms/cm}^3$ とした。

【0028】また、炭素濃度Csについては、 $0.5 \sim 32 \times 10^{16} \text{ atoms/cm}^3$ に範囲を限定する。炭素濃度Cs  $0.3 \times 10^{16} \text{ atoms/cm}^3$ 近辺でも酸素濃度 $O_i$ との組み合わせによってはゲッターリング効果を示すウェーハも存在することを確認したが、確実性及び再現安定性も考慮して $0.5$ 以上とし、上限はシリコン中に取り込まれる最大値である $32 \times 10^{16} \text{ atoms/cm}^3$ とした。

【0029】

【実施例】

### 実施例 1

CZ法によって直径8インチのシリコン単結晶を育成する際に、B（ボロン）を添加して、基板抵抗値 $\rho_s$ ：0.004~0.010 [ $\Omega \cdot \text{cm}$ ]、酸素濃度 $O_i$ ：8.4~22 [ $\times 10^{17} \text{atoms/cm}^3$ ]、炭素濃度 $C_s$ ：0.1~20 [ $\times 10^{16} \text{atoms/cm}^3$ ]の種々特性を有するシリコン単結晶を育成した。

【0030】このシリコン単結晶を用いて、裏面には5000ÅのPBS成長処理を施したEG有りウェーハに加工した片面鏡面ウェーハと、両面を鏡面加工したものの2水準のサンプルに、図1に示すようなエピタキシャル成長プロセスにてエピタキシャル膜を3 $\mu\text{m}$ 成長させた後に、約 $1 \times 10^{12} \text{atoms/cm}^2$ のNi、Fe、Cuの各元素を単独にてスピナーを用いてウェーハ表面に定量汚染させた後に1000℃で60分の熱処理によってウェーハ内部まで汚染を拡散させたものと、何も汚染させない水準のサンプルをそれぞれ作製した後に、デバイスプロセス相当のシミュレーション熱処理を施した。実施した熱処理パターンを図2に示す。

【0031】それらのサンプルに酸化膜（250Å）を付けた後、Poly-Si電極のMOSを作製した後に、電気特性評価の代表的な手法である、実デバイスプロセスでの特性歩留まりとの対応を反映しやすい酸化膜耐圧測定を実施した。この酸化膜耐圧特性評価において良品率Yieldが70%を超えるサンプルについてはデバイスプロセスにおいても問題ないものとした。実験結果の一例を図3~図6に示す。

【0032】なおここで、汚染を $1 \times 10^{12} \text{atoms/cm}^2$ としたのは前述したようにデバイスメーカーにおいてもプロセス内の清浄度の向上が図られており、汚染発生量は従来に比べるとかなり低減しており、複数のデバイスメーカーでの評価等で得られた結果を考慮すると、現在のプロセス汚染発生量の上限は約 $1 \times 10^{12} \text{atoms/cm}^2$ であることから決定した。同様に、汚染元素についても前述の3元素が発生する確立が高いことが判明しており、この3元素に限定した。

【0033】図3、図4、図5及び図6では、EG有り片面鏡面ウェーハ及び両面鏡面ウェーハの各サンプルにエピタキシャル膜（前処理条件：1200℃/100sec、DEPOSITION条件：1050℃で3 $\mu\text{m} \cdot \rho_{epi} 2 \Omega \cdot \text{cm}$ ）を成長させた後、Ni元素による汚染を行った後に、低温デバイスプロセス相当の図2のシミュレーション熱処理を実施したサンプルについて、炭素濃度 $C_s$ 量毎の酸素濃度 $O_i$ と酸化膜耐圧特性評価における良品率Yieldとの関係を示す。

【0034】従来より、プライム用ウェーハとして引き上げられるシリコン単結晶は一般に引上時において炭素濃度 $C_s$ の混入量を可能な限り抑制・低減し、シリコンの高純度化を行ってきた。そのためにウェーハ中に含まれる炭素濃度 $C_s$ は測定機器の検出限界値である0.

$1 \times 10^{16} \text{atoms/cm}^3$ 以下のレベルにある。炭素濃度 $C_s$ のレベルが0.  $1 \times 10^{16} \text{atoms/cm}^3$ 以下のサンプルを用いた場合の酸素濃度 $O_i$ と良品率Yieldとの関係の一例を図3に示す。

【0035】EG処理が施されている片面鏡面ウェーハの場合、Ni汚染処理の有無の違いに関係なく、低酸素濃度 $O_i$ から高酸素濃度 $O_i$ サンプルまで良品率Yieldは全て高いことが認められる。これは、ウェーハ裏面に汚染のゲッタリング能となり得るPBS処理加工が施されているために、汚染元素がそこでゲッタリングされたものと考えられる。

【0036】一方、EG処理が施されていない両面鏡面ウェーハの場合は、汚染処理無しの場合は低酸素濃度 $O_i$ から高酸素濃度 $O_i$ まで良品率Yieldが高いことが認められる。しかしながら、汚染処理を行った場合は、良品率Yieldの低下が認められ、その傾向はウェーハの低酸素濃度 $O_i$ 化とともに顕著に現われる。これについては、ゲッタリング能として作用する酸素析出核が低酸素濃度 $O_i$ サンプルの方がこのゲッタリング能量が少ないために全ての汚染を捕獲できなかったものと考えられる。

【0037】図4、図5、図6にはそれぞれ $C_s$ の含有量を0.5及び5並びに20に制御したサンプルを用いた場合の酸素濃度 $O_i$ と良品率Yieldとの関係を調査した結果を示す。裏面にゲッタリング能を有する片面鏡面ウェーハについては、上述の炭素濃度 $C_s$  0.1  $\times 10^{16} \text{atoms/cm}^3$ 以下と同様の結果で、汚染処理の有無に係わらずに、良品率Yieldは高いことが認められた。

【0038】また、両面鏡面ウェーハについても汚染処理がない場合は、炭素濃度 $C_s$ 量の違いに関係なく良品率Yieldは高いことが確認された。一方、汚染処理を行った場合についても、酸素濃度 $O_i$ と炭素濃度 $C_s$ 量を制御したサンプルを使用することによって、裏面にゲッタリング能を有する片面鏡面ウェーハと同等の良品率Yieldが示されており、良品率Yieldの低下を抑制できることが確認された。

### 【0039】実施例 2

CZ法によって育成された直径8インチ、基板抵抗値 $\rho_s$ ：1.0~2.5 [ $\Omega \cdot \text{cm}$ ]、酸素濃度 $O_i$ ：10~22 [ $\times 10^{17} \text{atoms/cm}^3$ ]、炭素濃度 $C_s$ ：0.1~20 [ $\times 10^{16} \text{atoms/cm}^3$ ]の特性を有するシリコン単結晶を作製した。このシリコン単結晶を用いて、裏面に何らEG処理加工が施されていない片面鏡面ウェーハを作製した後に、図7に示すようなプロセスにてエピタキシャル膜を5 $\mu\text{m}$ 成長させた後に、実施例1と同様の手法を用いて汚染処理を施したサンプルと汚染処理を施さない2水準のサンプルをそれぞれ作製した後に、デバイスプロセス相当のシミュレーション熱処理を施した。実施した熱処理パターンを図8に

示す。また、それらのサンプルについて実施例1と同様の方法にて酸化膜耐圧の測定を実施した。その実験結果の一例を図9～図12に示す。

【0040】図9、図10、図11及び図12では、EG処理なしの片面鏡面ウェーハに、エピタキシャル膜（前処理条件：1150℃/300sec、DEPOSITION条件：1100℃で $5\mu\text{m} \cdot \rho\text{epi}2\Omega \cdot \text{cm}$ ）を成長させた後、Cu元素による汚染を行った後に、高温デバイスプロセス相当の図8のシミュレーション熱処理を実施したサンプルについて、炭素濃度Cs量毎の酸素濃度Oiと酸化膜耐圧特性評価における良品率Yieldとの関係を示す。

【0041】炭素濃度Csのレベルが $0.1 \times 10^{16} \text{atoms/cm}^3$ 未満のサンプルを用いた場合の酸素濃度Oiと良品率Yieldとの関係の一例を図9に示す。Cu汚染処理が行われていないサンプルについては低酸素濃度Oi側から高酸素濃度Oiサンプルまで良品率Yieldは全て高いことが認められた。しかしながらCu汚染処理を実施したサンプルについては汚染処理無しサンプルに比べると良品率Yieldは大幅に低下している。特に、低酸素濃度Oi側のサンプルではその傾向が顕著であることが認められる。

【0042】このことは、ウェーハ中に存在する酸素析出核との関係があることを意味している。すなわち、高酸素濃度Oi側のサンプルの方が低酸素濃度Oi側のサンプルより汚染を捕獲する作用を持つ酸素析出核が多く存在しており、この酸素析出核の数量の違いが汚染元素を捕獲できる量に反映され、その結果、高酸素濃度Oi側サンプルの方が低酸素濃度Oi側のサンプルに比べ良品率Yieldの低下幅が少なかったと考えられる。

【0043】図10、図11、図12には、それぞれ炭素濃度Csの含有量を $0.5 \times 10^{16} \text{atoms/cm}^3$ 及び $5.0 \times 10^{16} \text{atoms/cm}^3$ 並びに $2.0 \times 10^{16} \text{atoms/cm}^3$ に制御したサンプルを用いた場合の酸素濃度Oiと良品率Yieldとの関係を調査した結果を示す。汚染処理を施していないサンプルについては、酸素濃度Oi水準及び炭素濃度Cs量の違いに関係なく全サンプル水準で酸化膜耐圧特性は高く劣化は認められない。一方、汚染処理を施したサンプルについては、汚染処理がない場合に比べると低酸素濃度Oi側での良品率Yieldの低下が認められる。しかしながら、高酸素濃度Oi化及びの高炭素濃度Cs化に伴いこれらの良品率Yieldの低下は認められなくなる。

【0044】このことは、前述ごとく酸素濃度Oiの高酸素濃度化に伴い汚染元素を捕獲する作用を持つ酸素析出核が増加し、同様に高炭素濃度Cs化は酸素析出核の発生や成長を助長させ得る効果が増進し、これらの酸素濃度Oiと炭素濃度Csの2つが相まってゲッタリング作用を助長させているものと考えられる。従って、良品率Yieldを低下させないためには前述の様に、酸素

濃度Oiと炭素濃度Csの組み合わせによって酸素析出核をある程度高密度に発生させる必要が生じる。

【0045】図13には、酸化膜耐圧特性と結晶特性（内部BMD発生密度）の関係の一例を示す。上述の種々のサンプルを短冊状に劈開した後に、選択エッチング液（Wright液）にて $1\mu\text{m}$ のエッチング処理を施しBMD等の結晶欠陥を顕在化させたものを光学顕微鏡を用いて発生密度の測定を実施した。

【0046】炭素濃度Csが $0.1 \times 10^{16} \text{atoms/cm}^3$ 以下、 $0.5 \times 10^{16} \text{atoms/cm}^3$ 、 $1.0 \times 10^{16} \text{atoms/cm}^3$ を有し、酸素濃度Oiが異なる全てのサンプルで汚染処理の有無によって、酸化膜耐圧特性良品率Yieldと内部BMD密度での関係を示す。その結果、汚染処理が施されていないサンプルについてはBMD密度の多少に関係なく良品率Yieldは良好である。一方、汚染処理が施されているサンプルについてはBMD密度と強い相関が認められ、汚染があった場合においても酸素濃度Oi、炭素濃度Csを制御したサンプルを用いて内部にある一定以上のBMD密度を有することによって良品率Yieldの低下を防止できることが確認された。

【0047】

【発明の効果】この発明は、CZ法によるシリコン単結晶の引上げの際に、高酸素濃度、高炭素濃度に適宜制御することによりゲッタリング能を持たせる以外は、従来のウェーハ化された後に施される各種のEG処理を一切行わないことによる省工程化で、低コストを図ったもので、実施例に示すごとく、EG処理が何ら施されていないエピ・ウェーハにおいて、従来、実現できなかったデバイスプロセスで発生する汚染に対するゲッタリング能を付与できた。

【図面の簡単な説明】

【図1】エピタキシャル成長処理のプロセスを示すヒートパターン図である。

【図2】デバイスプロセスに相当する熱処理を示すヒートパターン図である。

【図3】Ni元素による汚染を行い図2の熱処理を施した場合の初期酸素濃度Oiと酸化膜耐圧特性良品率Yieldとの関係を示すグラフであり、炭素濃度Cs $0.1 \times 10^{16} \text{atoms/cm}^3$ 以下の場合を示す。図中、EG付片面鏡面ウェーハが丸印、EG付両面鏡面ウェーハが三角印で、いずれも汚染無しを白、汚染有りを黒で示す。

【図4】Ni元素による汚染を行い図2の熱処理を施した場合の初期酸素濃度Oiと酸化膜耐圧特性良品率Yieldとの関係を示すグラフであり、炭素濃度Cs $0.5 \times 10^{16} \text{atoms/cm}^3$ の場合を示す。図中、EG付片面鏡面ウェーハが丸印、EG付両面鏡面ウェーハが三角印で、いずれも汚染無しを白、汚染有りを黒で示す。



【図5】Ni元素による汚染を行い図2の熱処理を施した場合の初期酸素濃度O<sub>i</sub>と酸化膜耐圧特性良品率Yieldとの関係を示すグラフであり、炭素濃度Cs  $5.0 \times 10^{16} \text{ atoms/cm}^3$ の場合を示す。図中、EG付片面鏡面ウェーハが丸印、EG付両面鏡面ウェーハが三角印で、いずれも汚染無しを白、汚染有りを黒で示す。

【図6】Ni元素による汚染を行い図2の熱処理を施した場合の初期酸素濃度O<sub>i</sub>と酸化膜耐圧特性良品率Yieldとの関係を示すグラフであり、炭素Cs  $20 \times 10^{16} \text{ atoms/cm}^3$ の場合を示す。図中、EG付片面鏡面ウェーハが丸印、EG付両面鏡面ウェーハが三角印で、いずれも汚染無しを白、汚染有りを黒で示す。

【図7】エピタキシャル成長処理のプロセスを示す他のヒートパターン図である。

【図8】デバイスプロセスに相当する熱処理を示す他のヒートパターン図である。

【図9】Cu元素による汚染を行い図8の熱処理を施した場合の初期酸素濃度O<sub>i</sub>と酸化膜耐圧特性良品率Yieldとの関係を示すグラフであり、炭素濃度Cs  $0.1 \times 10^{16} \text{ atoms/cm}^3$ 以下の場合を示す。図中、丸印がEG付片面鏡面ウェーハで、汚染無しを白丸印、汚染有りを黒丸印で示す。

【図10】Cu元素による汚染を行い図8の熱処理を施

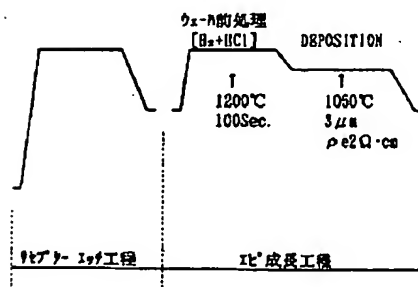
した場合の初期酸素濃度O<sub>i</sub>と酸化膜耐圧特性良品率Yieldとの関係を示すグラフであり、炭素濃度Cs  $0.5 \times 10^{16} \text{ atoms/cm}^3$ の場合を示す。図中、丸印がEG付片面鏡面ウェーハで、汚染無しを白丸印、汚染有りを黒丸印で示す。

【図11】Cu元素による汚染を行い図8の熱処理を施した場合の初期酸素濃度O<sub>i</sub>と酸化膜耐圧特性良品率Yieldとの関係を示すグラフであり、炭素濃度Cs  $5.0 \times 10^{16} \text{ atoms/cm}^3$ の場合を示す。図中、丸印がEG付片面鏡面ウェーハで、汚染無しを白丸印、汚染有りを黒丸印で示す。

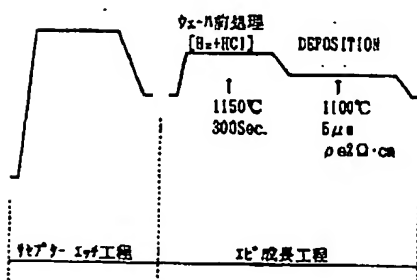
【図12】Cu元素による汚染を行い図8の熱処理を施した場合の初期酸素濃度O<sub>i</sub>と酸化膜耐圧特性良品率Yieldとの関係を示すグラフであり、炭素濃度Cs  $20 \times 10^{16} \text{ atoms/cm}^3$ の場合を示す。図中、丸印がEG付片面鏡面ウェーハで、汚染無しを白丸印、汚染有りを黒丸印で示す。

【図13】BMD発生密度と酸化膜耐圧特性良品率Yieldとの関係を示すグラフであり、図中、Cs  $0.1 \times 10^{16} \text{ atoms/cm}^3$ 以下が丸印、Cs  $0.5 \times 10^{16} \text{ atoms/cm}^3$ が三角印、Cs  $20 \times 10^{16} \text{ atoms/cm}^3$ が四角印で、いずれも汚染無しを白、汚染有りを黒で示す。

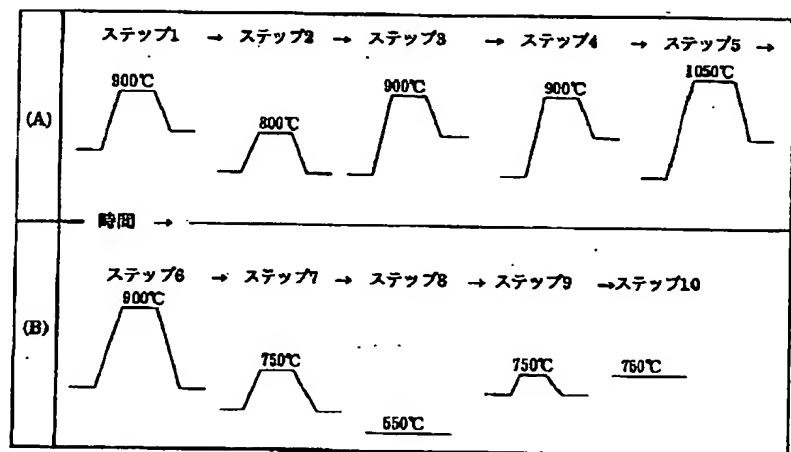
【図1】



【図7】

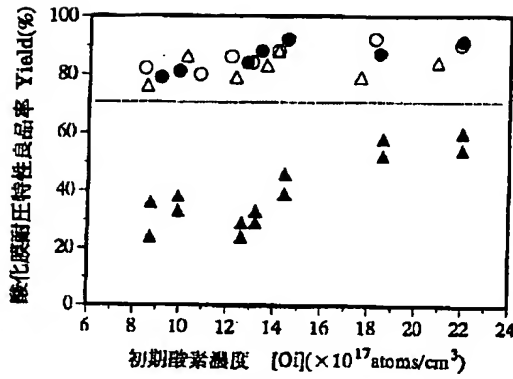


【図2】

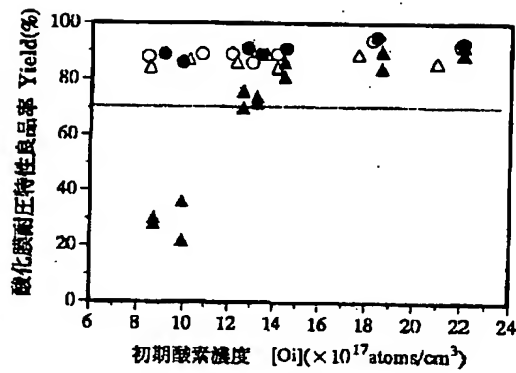




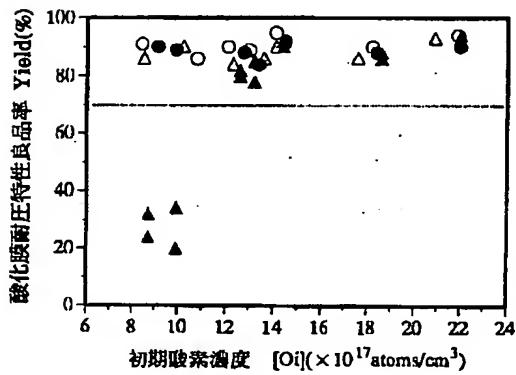
【図3】



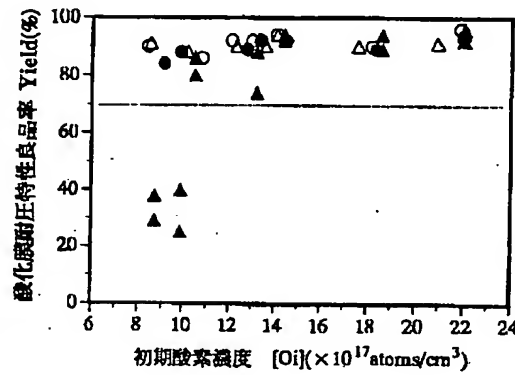
【図4】



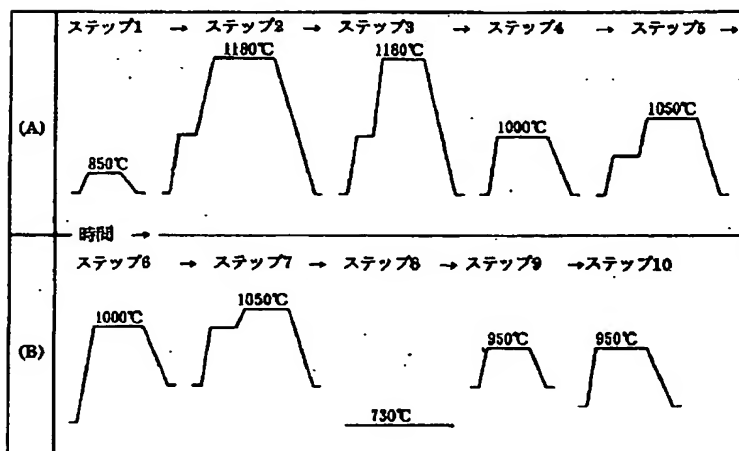
【図5】



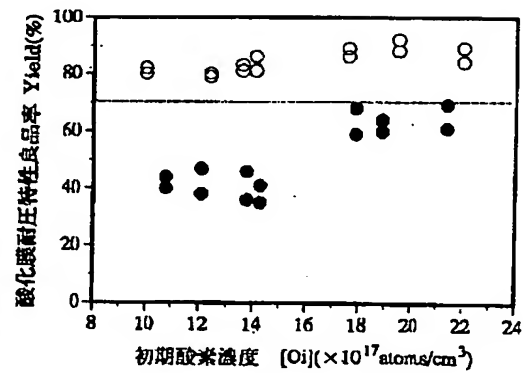
【図6】



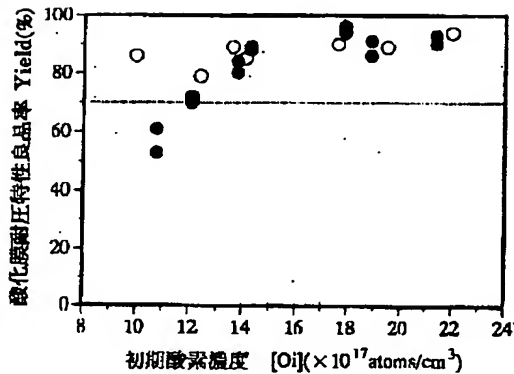
【図8】



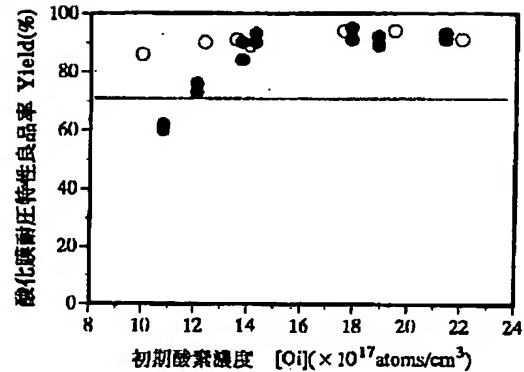
【図9】



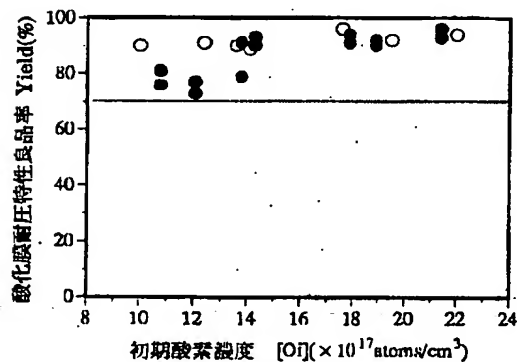
【図10】



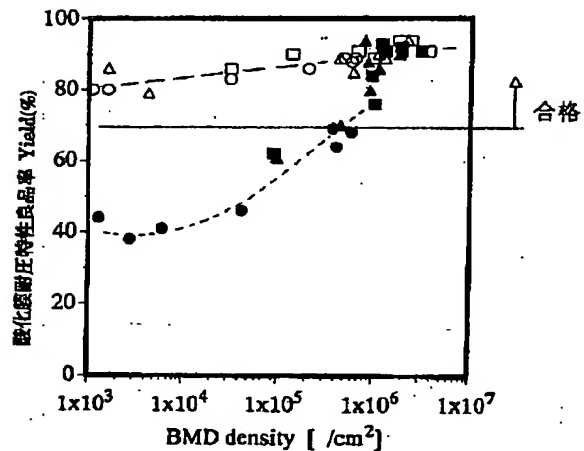
【図11】



【図12】



【図13】



## 【手続補正書】

【提出日】平成8年8月30日

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】0039

【補正方法】変更

【補正内容】

【0039】実施例2

CZ法によって直径8インチのシリコン単結晶を育成する際に、P（リン）を添加して、基板抵抗値 $\rho_s$ ：1.0～2.5  $[\Omega \cdot \text{cm}]$ 、酸素濃度 $O_i$ ：10～22  $[\times 10^{17} \text{ atoms/cm}^3]$ 、炭素濃度 $C_s$ ：0.1～20  $[\times 10^{16} \text{ atoms/cm}^3]$ の特性を有す

るシリコン単結晶を育成した。このシリコン単結晶を用いて、裏面に何らEG処理加工が施されていない片面鏡面ウェーハを作製した後に、図7に示すようなプロセスにてエピタキシャル膜を5  $\mu\text{m}$ 成長させた後に、実施例1と同様の手法を用いて汚染処理を施したサンプルと汚染処理を施さない2水準のサンプルをそれぞれ作製した後に、デバイスプロセス相当のシミュレーション熱処理を施した。実施した熱処理パターンを図8に示す。また、それらのサンプルについて実施例1と同様の方法にて酸化膜耐圧の測定を実施した。その実験結果の一例を図9～図12に示す。

【手続補正書】

【提出日】平成9年10月29日

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】0001

【補正方法】変更

【補正内容】

【0001】

【発明の属する技術分野】この発明は、LSIやVLSIデバイス等の製造に供され、所定表面に気相成長させたエピタキシャル膜を有するシリコンウェーハ（以下、エピ・ウェーハという）の改良に係り、チョクラルスキー法もしくはマグネティックチョクラルスキー法（以下CZ法という）によりシリコン単結晶を引き上げる際に、単結晶中の酸素濃度を所定範囲に制御すると同時に、炭素濃度を $0.5 \sim 32 \times 10^{16} \text{ atoms/cm}^3$ の範囲に高く制御して引き上げたシリコン単結晶インゴットより切り出されてウェーハ加工し、その後鏡面研磨し、エピタキシャル成膜を施して製造することにより、LSIやVLSI等デバイス製造プロセスにおける様々な熱処理中に受ける種々の汚染をウェーハ内部で捕獲することができ、ウェーハに切り出し成形後のEG（Extrinsic-Gettering）効果が期待できる処理を一切施すことなく、ウェーハのゲッタリング能を向上させたシリコンウェーハとその製造方法に関する。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0018

【補正方法】変更

【補正内容】

【0018】この発明は、エピ・ウェーハの低コスト化を図るために工程をできるだけ簡素化して、ウェーハに切り出し成形後のEG効果が期待できる処理を一切施すことなく、ウェーハのデバイスプロセスにおける種々の汚染に対するゲッタリング能を向上させたエピ・ウェーハ並びにその製造方法の提供を目的としている。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0019

【補正方法】変更

【補正内容】

【0019】

【課題を解決するための手段】発明者は、ウェーハに切り出し成形後のEG効果が期待できる処理を一切施すことなく、ウェーハのゲッタリング能を向上させ得る方法を目的に、引き上げたままのシリコンウェーハ自体にゲッタリング能を付与することを検討した結果、酸素濃度を比較的高く、かつ意図的に炭素濃度を高くするようにCZ法にて育成されたシリコン単結晶は、EG処理を施

すことなく、ウェーハ自体に優れたゲッタリング能が発揮されることを知見し、この発明を完成した。

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0023

【補正方法】変更

【補正内容】

【0023】

【発明の実施の形態】この発明において、対象とするシリコン単結晶は、公知のCZ法にて育成されたものであり、またこの発明は、EG効果が期待できる処理が全く施されていないことを特徴しており、引き上げ育成時に公知の制御方法にて酸素濃度 $O_i$ を $12 \sim 27 \times 10^{17} \text{ atoms/cm}^3$ の範囲に制御し、同時に純炭素を添加することにより炭素濃度（Cs）を $0.5 \sim 32 \times 10^{16} \text{ atoms/cm}^3$ の範囲に制御することにより、ウェーハに切り出し成形後のEG効果が期待できる処理を一切施すことなく、片面あるいは両面に研磨を施しエピタキシャル膜が成膜されたウェーハのゲッタリング能を向上させることを特徴としている。

【手続補正5】

【補正対象書類名】明細書

【補正対象項目名】0024

【補正方法】変更

【補正内容】

【0024】従って、対象とするシリコン単結晶には、EG効果が期待できる処理を一切施すことはないが、以下の実施例に示すごとく、BドーピングによりFe-Bペアを形成させるゲッタリング等のイントリンシックゲッタリング（IG）方法を併用することは、重金属ゲッタリング能を向上させるため好ましく、また、Bドーピングと同様にPドーピングを施したシリコン単結晶においても同様のこの発明の作用効果を奏することを確認した。

【手続補正6】

【補正対象書類名】明細書

【補正対象項目名】0025

【補正方法】変更

【補正内容】

【0025】この発明は、ウェーハのデバイスプロセスにおける種々の汚染に対するゲッタリング能を向上させ、ウェーハに切り出し成形後のEG効果が期待できる処理を一切施すことなく、工程をできるだけ簡素化してウェーハを低コストで提供することを目的としているが、高集積度デバイスのプロセスに供するために所要面にエピタキシャル成長による成膜を行うエピ・ウェーハを提供するもので、所定の平坦度を得るため公知のエッチングあるいは鏡面研磨を施した裏面エッチドウェーハ、片面鏡面ウェーハ、両面鏡面ウェーハによるエピ・ウェーハとして提供し、両面鏡面ウェーハにあっては極

めて高精度な平坦度を実現できる。

【手続補正7】

【補正対象書類名】明細書

【補正対象項目名】0044

【補正方法】変更

【補正内容】

【0044】このことは、前述のごとく酸素濃度 $O_i$ の高酸素濃度化に伴い汚染元素を捕獲する作用を持つ酸素析出核が増加し、同様に高炭素濃度 $C_s$ 化は酸素析出核の発生や成長を助長させ得る効果が増進し、これらの酸素濃度 $O_i$ と炭素濃度 $C_s$ の2つが相まってゲッターリング作用を助長させているものと考えられる。従って、良品率 $Yield$ を低下させないためには前述の様に、酸素濃度 $O_i$ と炭素濃度 $C_s$ の組み合わせによって酸素析出核をある程度高密度に発生させる必要が生じる。

【手続補正8】

【補正対象書類名】明細書

【補正対象項目名】0046

【補正方法】変更

【補正内容】

【0046】炭素濃度 $C_s$ が $0.1 \times 10^{16} \text{ atoms/cm}^3$ 以下、 $0.5 \times 10^{16} \text{ atoms/cm}^3$ 、 $2.0 \times 10^{16} \text{ atoms/cm}^3$ を有し、酸素濃度 $O_i$ が異なる全てのサンプルで汚染処理の有無によって、酸化膜耐圧特性良品率 $Yield$ と内部BMD密度との関係を示す。その結果、汚染処理が施されていないサンプルについてはBMD密度の多少に関係なく良品率 $Yield$ は良好である。一方、汚染処理が施されているサンプルについてはBMD密度と強い相関が認められ、汚染があった場合においても酸素濃度 $O_i$ 、炭素濃度 $C_s$ を制御したサンプルを用いて内部にある一定以上のBMD密度を有することによって良品率 $Yield$ の低下を防止できることが確認された。

【手続補正9】

【補正対象書類名】明細書

【補正対象項目名】図面の簡単な説明

【補正方法】変更

【補正内容】

【図面の簡単な説明】

【図1】エピタキシャル成長処理のプロセスを示すヒートパターン図である。

【図2】デバイスプロセスに相当する熱処理を示すヒートパターン図である。

【図3】Ni元素による汚染を行い図2の熱処理を施した場合の初期酸素濃度 $O_i$ と酸化膜耐圧特性良品率 $Yield$ との関係を示すグラフであり、炭素濃度 $C_s$   $0.1 \times 10^{16} \text{ atoms/cm}^3$ 以下の場合を示す。図中、EG付片面鏡面ウェーハが丸印、EG無両面鏡面ウェーハが三角印で、いずれも汚染無しを白、汚染有りを黒で示す。

【図4】Ni元素による汚染を行い図2の熱処理を施した場合の初期酸素濃度 $O_i$ と酸化膜耐圧特性良品率 $Yield$ との関係を示すグラフであり、炭素濃度 $C_s$   $0.5 \times 10^{16} \text{ atoms/cm}^3$ の場合を示す。図中、EG付片面鏡面ウェーハが丸印、EG無両面鏡面ウェーハが三角印で、いずれも汚染無しを白、汚染有りを黒で示す。

【図5】Ni元素による汚染を行い図2の熱処理を施した場合の初期酸素濃度 $O_i$ と酸化膜耐圧特性良品率 $Yield$ との関係を示すグラフであり、炭素濃度 $C_s$   $5.0 \times 10^{16} \text{ atoms/cm}^3$ の場合を示す。図中、EG付片面鏡面ウェーハが丸印、EG無両面鏡面ウェーハが三角印で、いずれも汚染無しを白、汚染有りを黒で示す。

【図6】Ni元素による汚染を行い図2の熱処理を施した場合の初期酸素濃度 $O_i$ と酸化膜耐圧特性良品率 $Yield$ との関係を示すグラフであり、炭素 $C_s$   $2.0 \times 10^{16} \text{ atoms/cm}^3$ の場合を示す。図中、EG付片面鏡面ウェーハが丸印、EG無両面鏡面ウェーハが三角印で、いずれも汚染無しを白、汚染有りを黒で示す。

【図7】エピタキシャル成長処理のプロセスを示す他のヒートパターン図である。

【図8】デバイスプロセスに相当する熱処理を示す他のヒートパターン図である。

【図9】Cu元素による汚染を行い図8の熱処理を施した場合の初期酸素濃度 $O_i$ と酸化膜耐圧特性良品率 $Yield$ との関係を示すグラフであり、炭素濃度 $C_s$   $0.1 \times 10^{16} \text{ atoms/cm}^3$ 以下の場合を示す。図中、EG無片面鏡面ウェーハで、汚染無しを白丸印、汚染有りを黒丸印で示す。

【図10】Cu元素による汚染を行い図8の熱処理を施した場合の初期酸素濃度 $O_i$ と酸化膜耐圧特性良品率 $Yield$ との関係を示すグラフであり、炭素濃度 $C_s$   $0.5 \times 10^{16} \text{ atoms/cm}^3$ の場合を示す。図中、EG無片面鏡面ウェーハで、汚染無しを白丸印、汚染有りを黒丸印で示す。

【図11】Cu元素による汚染を行い図8の熱処理を施した場合の初期酸素濃度 $O_i$ と酸化膜耐圧特性良品率 $Yield$ との関係を示すグラフであり、炭素濃度 $C_s$   $5.0 \times 10^{16} \text{ atoms/cm}^3$ の場合を示す。図中、EG無片面鏡面ウェーハで、汚染無しを白丸印、汚染有りを黒丸印で示す。

【図12】Cu元素による汚染を行い図8の熱処理を施した場合の初期酸素濃度 $O_i$ と酸化膜耐圧特性良品率 $Yield$ との関係を示すグラフであり、炭素濃度 $C_s$   $2.0 \times 10^{16} \text{ atoms/cm}^3$ の場合を示す。図中、EG無片面鏡面ウェーハで、汚染無しを白丸印、汚染有りを黒丸印で示す。

【図13】BMD発生密度と酸化膜耐圧特性良品率 $Yield$ との関係を示すグラフであり、図中、 $C_s$   $0.1$

$\times 1.016 \text{ atoms/cm}^3$ 以下が丸印、 $\text{Cs } 0.5 \times 1.016 \text{ atoms/cm}^3$ が三角印、 $\text{Cs } 2.0 \times 1.016 \text{ atoms/cm}^3$ が四角印で、いずれも汚染無しを白、汚染有りを黒で示す。

【手続補正10】

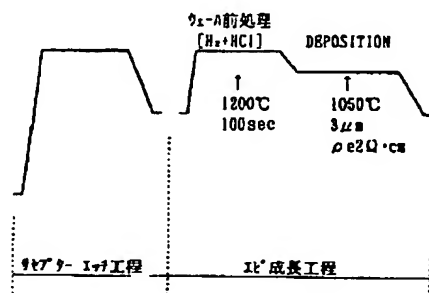
【補正対象書類名】図面

【補正対象項目名】図1

【補正方法】変更

【補正内容】

【図1】



【手続補正11】

【補正対象書類名】図面

【補正対象項目名】図7

【補正方法】変更

【補正内容】

【図7】

